

BITS EPROM DEC. Size HEX. Size

16 27512 - 65536 - FFFF

15 27256 - 32768 - 7FFF

14 27128 - 16384 - 3FFF

13 2764 - 8192 - 1FFF

12 2732 - 4096 - 0FFF

11 2716 - 2048 - 07FF

10 2708 - 1024 - 03FF

	A15	Vpp	Vpp	Vpp	-	-	-												
1	A15	Vpp	Vpp	Vpp	-	-	-	1		28	-	-	-	+5V	+5V	+5V	+5V	28	
2	A12	A12	A12	A12	-	-	-	2		27	-	-	-	$\overline{\text{PGM}}$	$\overline{\text{PGM}}$	A14	A14	27	
3	A7	A7	A7	A7	A7	A7	A7	3	1	24	+5V	+5V	+5V	N/C	A13	A13	A13	26	
4	A6	A6	A6	A6	A6	A6	A6	4	2	23	A8	A8	A8	A8	A8	A8	A8	25	
5	A5	A5	A5	A5	A5	A5	A5	5	3	22	A9	A9	A9	A9	A9	A9	A9	24	
6	A4	A4	A4	A4	A4	A4	A4	6	4	21	-5V	Vpp	A11	A11	A11	A11	A11	23	
7	A3	A3	A3	A3	A3	A3	A3	7	5	20	$\overline{\text{OE}}/\overline{\text{WE}}$	$\overline{\text{OE}}$	$\overline{\text{OE}}/\overline{\text{Vpp}}$	$\overline{\text{OE}}$	$\overline{\text{OE}}$	$\overline{\text{OE}}$	$\overline{\text{OE}}/\overline{\text{Vpp}}$	22	
8	A2	A2	A2	A2	A2	A2	A2	8	6	19	+12V	A10	A10	A10	A10	A10	A10	21	
9	A1	A1	A1	A1	A1	A1	A1	9	7	28	$\overline{\text{Vpp}}/\overline{\text{CE}}$	$\overline{\text{CE}}/\overline{\text{PGM}}$	$\overline{\text{CE}}/\overline{\text{PGM}}$	$\overline{\text{CE}}$	$\overline{\text{CE}}$	$\overline{\text{CE}}/\overline{\text{PGM}}$	$\overline{\text{CE}}/\overline{\text{PGM}}$	20	
10	A0	A0	A0	A0	A0	A0	A0	10	8	17	D7	D7	D7	D7	D7	D7	D7	19	
11	D0	D0	D0	D0	D0	D0	D0	11	9	16	D6	D6	D6	D6	D6	D6	D6	18	
12	D1	D1	D1	D1	D1	D1	D1	12	10	15	D5	D5	D5	D5	D5	D5	D5	17	
13	D2	D2	D2	D2	D2	D2	D2	13	11	14	D4	D4	D4	D4	D4	D4	D4	16	
14	GND	GND	GND	GND	GND	GND	GND	14	12	13	D3	D3	D3	D3	D3	D3	D3	15	

$\overline{\text{CE}}$ Chip Enable
 $\overline{\text{OE}}$ Output Enable
 $\overline{\text{PGM}}/\overline{\text{PGM}}$ Program Control
Vpp Program Supply
GND Ground
WE Write Enable

Original Drawing by Unknown - Digital Drawing by Steve Smith - www.projectavr.com